



Contribution ID: 24

Type: **not specified**

Implementierung eines skalierbaren Radar-Systems mit verteilter Datenerfassung auf Basis Xilinx RFSoc ZU25DR

Wednesday 26 March 2025 10:30 (20 minutes)

Für die Entwicklung eines tomografischen Bodenradar-Systems mit hoher räumlicher und zeitlicher Auflösung müssen mehrere Hundert Antennen gleichzeitig angesteuert werden.

Zur besseren Wartbarkeit und flexibleren Weiterentwicklung wird ein skalierbares System angestrebt bei Einhaltung der erfordernten Taktgenauigkeit von 25ps und einer gesamt Messzeit von unter 10 s bei einem Aufbau mit 2496 Antennen und 1.3 Millionen Einzelmessungen. Der dafür benötigte Modularisierungsgrad ist so zu wählen, dass sowohl die Taktsynchronisierung als auch die Datenübertragung sichergestellt werden kann.

Der hier vorgestellte Systemansatz wurde auf Basis vom synchronisierbaren Clock-Generator HMC7044 aufgebaut, der einen festen Phasenbezug über alle Taktleitungen ermöglicht. Zusätzlich wurde eine auf Ethernet basierte Kommunikation mittels MQTT zur Steuerung und Überwachung des Systems und zum Transport der Messdaten implementiert.

Die für die Anwendung benötigten Signalerzeugung und Erfassung mit Bandbreiten im Bereich von 1 GHz wurden mittels der integrierten DACs und ADCs des Xilinx RFSoc ZU25DR umgesetzt, welcher neben dem FPGA über Multicore-Prozessoren verfügt. Innerhalb des RFSoc wurden alle zeitkritischen Steuerungsvorgänge und bandbreitenintensiven Signalverarbeitungsschritte mit dezidierten IP-Komponenten in der Logik implementiert. Der RFSoc wird durch einen Spartan7 FPGA und Zynq7000 SoCs bei der Steuerung des Systems unterstützt. Alle restlichen Funktionen wurden in einer verteilten Software Architektur abgebildet.

Die ersten Messergebnisse zeigen, dass das System zuverlässig nach jedem Start die gleichen, hardwareabhängigen, Phasen einstellt.

Primary authors: MESTER, Achim (FZJ); SCHARDT, Georg (FZJ); NATOUR, Ghaleb (RWTH-ISF); BEKMAN, Ilja (FZJ); BACHNER, Mathias (FZJ)

Presenter: BACHNER, Mathias (FZJ)

Session Classification: FPGA und DAQ

Track Classification: Vortrag